

SEMICONDUCTOR ELEMENT MOUNTING PLASTIC PACKAGE AND MANUFACTURE THEREOF

Publication number: JP9107057

Publication date: 1997-04-22

Inventor: SHIRAISHI JUNICHI; FUKUI AKIRA; ABE YUUGAKU; OMACHI MASAHIRO

Applicant: SUMITOMO ELECTRIC INDUSTRIES

Classification:

- international: H01L23/373; H01L23/08; H01L23/12; H01L23/34; H01L23/02; H01L23/12; (IPC1-7): H01L23/373; H01L23/08

- european:

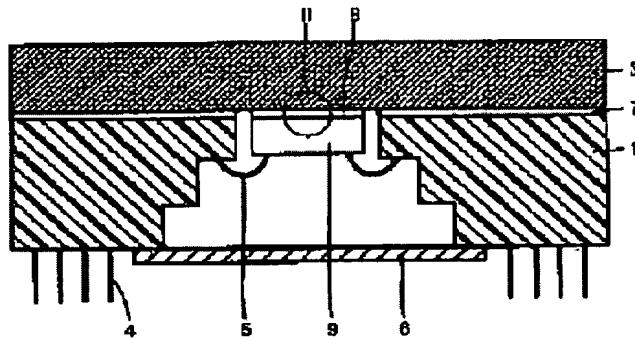
Application number: JP19950261607 19951009

Priority number(s): JP19950261607 19951009

[Report a data error here](#)

Abstract of JP9107057

PROBLEM TO BE SOLVED: To provide a semiconductor element mounting plastic package having a heat radiation board in which reliability of junction between the plastic package and the radiation board or between a semiconductor element and the radiation board may be achieved even at the time of mounting a large-scale semiconductor element and which does not require any complex manufacturing processes. **SOLUTION:** This package includes a radiation board 3, and a plastic package body 1 which surrounds a semiconductor element 9 joined with the radiation board 3 via a junction layer 8 and which is joined with the radiation board 3 via a junction layer 7. The radiation board 3 contains at least one alloy selected from the group of copper-tungsten alloy containing 25-40% by weight of copper, copper-molybdenum alloy containing 25-40% by weight of copper, and copper-molybdenum-tungsten alloy containing 25-40% by weight of copper. The surface of the radiation board 3 which is joined with the semiconductor element 9 and the plastic package body 1 has a centerline average plane roughness (R_a) within a range of 0.2-1.5 μ m.



Data supplied from the [esp@cenet](#) database - Worldwide

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-107057

(43)公開日 平成9年(1997)4月22日

(51)Int.Cl.
H 01 L 23/373
23/08

識別記号 庁内整理番号

F I
H 01 L 23/36
23/08

技術表示箇所
M
A

審査請求 未請求 請求項の数6 OL (全10頁)

(21)出願番号 特願平7-261607
(22)出願日 平成7年(1995)10月9日

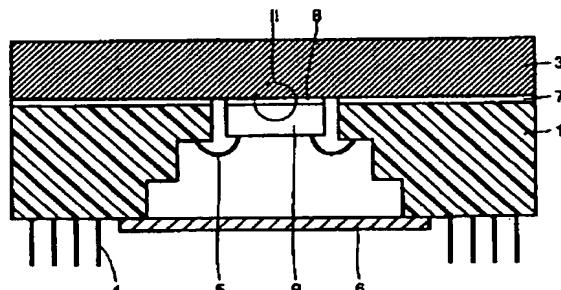
(71)出願人 000002130
住友電気工業株式会社
大阪府大阪市中央区北浜四丁目5番33号
(72)発明者 白石 順一
兵庫県伊丹市昆陽北一丁目1番1号 住友
電気工業株式会社伊丹製作所内
(72)発明者 福井 彰
兵庫県伊丹市昆陽北一丁目1番1号 住友
電気工業株式会社伊丹製作所内
(72)発明者 安部 誘岳
兵庫県伊丹市昆陽北一丁目1番1号 住友
電気工業株式会社伊丹製作所内
(74)代理人 弁理士 深見 久郎 (外2名)
最終頁に続く

(54)【発明の名称】 半導体素子搭載用プラスチックパッケージおよびその製造方法

(57)【要約】

【課題】 大型半導体素子の搭載時にもプラスチックパッケージと放熱基板あるいは半導体素子と放熱基板との接合の信頼性を達成し、かつ煩雑な製造工程を省略できる放熱基板付半導体素子搭載用プラスチックパッケージを提供する。

【解決手段】 放熱基板3と、その放熱基板3に接合層8を介在して接合される半導体素子9を取囲み、かつ放熱基板3に接合層7を介在して接合されたプラスチックパッケージ本体1とを備えた半導体素子搭載用プラスチックパッケージにおいて、放熱基板3は銅を25～40重量%含む銅-タンゲステン合金、銅を25～40重量%含む銅-モリブデン合金および銅を25～40重量%含む銅-モリブデン-タンゲステン合金からなる群より選ばれた少なくとも1種の合金を含み、半導体素子9とプラスチックパッケージ本体1とに接合される放熱基板3の表面は0.2～1.5μmの範囲内の中心線平均面粗さ(Ra)を有する。



【特許請求の範囲】

【請求項1】 放熱基板と、その放熱基板に接合層を介在して接合される半導体素子を取囲み、かつ前記放熱基板に接合層を介在して接合されたプラスチックパッケージ本体とを備えた半導体素子搭載用プラスチックパッケージにおいて、前記放熱基板は、銅を25～40重量%含む銅-タンクス滕合金、銅を25～40重量%含む銅-モリブデン合金および銅を25～40重量%含む銅-モリブデン-タンクス滕合金からなる群より選ばれた少なくとも1種の合金を含み、前記半導体素子と前記プラスチックパッケージ本体とに接合される前記放熱基板の表面は、0.2～1.5μmの範囲内の中心線平均面粗さ(Ra)を有することを特徴とする、半導体素子搭載用プラスチックパッケージ。

【請求項2】 前記半導体素子の平面積は、7mm×7mmより大きいことを特徴とする、請求項1に記載の半導体素子搭載用プラスチックパッケージ。

【請求項3】 前記半導体素子が接合される前記放熱基板の部分の周囲の表面に溝が形成されていることを特徴とする、請求項1または2に記載の半導体素子搭載用プラスチックパッケージ。

【請求項4】 前記半導体素子が接合される前記放熱基板の部分の表面は、前記プラスチックパッケージ本体が接合される前記放熱基板の部分の表面から突出していることを特徴とする、請求項1または2に記載の半導体素子搭載用プラスチックパッケージ。

【請求項5】 放熱基板に接合される半導体素子の周囲をプラスチックパッケージ本体で取囲む半導体素子搭載用プラスチックパッケージの製造方法において、前記放熱基板として銅を25～40重量%含む銅-タンクス滕合金、銅を25～40重量%含む銅-モリブデン合金および銅を25～40重量%含む銅-モリブデン-タンクス滕合金からなる群より選ばれた少なくとも1種の合金を用いて、前記半導体素子と前記プラスチックパッケージ本体とに接合される前記放熱基板の表面を中心線平均面粗さ(Ra)で0.2～1.5μmの状態にした後、接合材を介在させて前記放熱基板を前記プラスチックパッケージ本体に接合することを特徴とする、半導体素子搭載用プラスチックパッケージの製造方法。

【請求項6】 前記放熱基板の表面を前記中心線平均面粗さ(Ra)で0.2～1.5μmの状態にする工程は、研削またはブラストのいずれかで行なわれる、請求項5に記載の半導体素子搭載用プラスチックパッケージの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体素子を搭載するプラスチックパッケージに関し、特に、大型半導体素子の動作時に発生する熱をパッケージ系外に放散する

放熱基板付プラスチックパッケージおよびその製造方法に関する。

【0002】

【従来の技術】 従来の半導体素子を搭載する半導体素子搭載用基板の材質はプラスチックまたはセラミックスである。これらの材料のうち、加工が容易であり比較的安価であるため、プラスチックが広く使用されている。しかし、プラスチック材料は熱伝導性がセラミックス材料に比べ悪いため、発熱量の大きい半導体素子を搭載する基板としては十分ではなかった。そこで、上記欠点を改善するため、半導体素子を直接搭載する部分に金属板を接合した構造からなる半導体素子搭載用プラスチックパッケージが、「VLSIパッケージング技術(下)」、209頁、発行所日経BP社や特公平7-46710号公報に開示されており、従来から使用されている。

【0003】 図5は、半導体素子搭載部に銅または銅合金の放熱基板を使用した従来の半導体素子搭載用プラスチックパッケージの断面図である。

【0004】 図5を参照して、プラスチックパッケージ

20 本体101はBT(ビスマレイミドートリアジン)レジンと銅配線から構成されている多層プラスチック基板である。プラスチックパッケージ本体101上にシリコーン系接着剤107を介在させて、放熱基板103が設けられている。放熱基板103は銅または銅合金を主成分とする金属からなる。放熱基板103上には、シリコーン系接着剤107を介在させて、放熱フィン102が設けられている。放熱フィン102はアルミニウムを主成分とする金属からなる。放熱基板103の下に、エポキシ系接着剤108を介在させて、半導体素子109が設けられている。半導体素子109はエポキシ系接着剤108によって固定されている。半導体素子109はボンディングワイヤ105からプラスチックパッケージ本体101の銅配線を通じて金属製ピン104と電気的に接続されている。半導体素子109を外気に対して気密封止するため、金属製リッド106がプラスチックパッケージ本体101に接するように設けられている。

【0005】 このように構成された半導体素子搭載用プラスチックパッケージにおいては、半導体素子109の動作時に発生した熱は、エポキシ系接着剤108を経由して、放熱基板103、シリコーン系接着剤107を経由して放熱フィン102へと伝わる。放熱フィン102へ伝わった熱は、放熱フィン102から大気中へ放散される。このようにして、半導体素子109から発生した熱は除去される。

【0006】 近年、半導体素子搭載用プラスチックパッケージにおいては、①高密度配線技術、②信頼性、③信号の応答速度、の3点が向上してきた。また、半導体素子搭載用プラスチックパッケージは半導体素子搭載用セラミックパッケージに比べ加工が容易であり比較的安価である。そのため、従来のセラミックパッケージと同様

に、高集積、高密度、高速の大型半導体素子をプラスチックパッケージに搭載することが検討されている。

【0007】このような、半導体素子の大型化に伴い、図5で示す従来の半導体素子搭載用プラスチックパッケージではある問題が生じてきた。

【0008】大型半導体素子、特に、平面積が7mm×7mmより大きい半導体素子を搭載したときには、大型半導体素子から大量に熱が発生する。ここで、放熱基板103(たとえば銅)の熱膨張係数が $1.7 \times 10^{-6}/^{\circ}\text{C}$ であるのに対し、半導体素子109(たとえばシリコン)の熱膨張係数は $4.2 \times 10^{-6}/^{\circ}\text{C}$ であるので、放熱基板103と半導体素子109の熱膨張差が大きい。その結果、半導体素子109と放熱基板103との界面に熱膨張差による応力がかかり、これらの面の接合の信頼性が低下する。より具体的には、半導体素子109を放熱基板103に銀フィラー入りエポキシ接着剤等を介在させて接合搭載した場合、半導体素子109の動作時に発生する熱が放熱基板103に繰返し印加される。その結果、半導体素子109と放熱基板103との界面に繰返し応力がかかる。その応力によって、半導体素子109とシリコーン系接着剤108との界面または放熱基板103とシリコーン系接着剤108との界面に剥離が生じる。すると、半導体素子109から放熱基板103へ熱が伝わりにくくなり、パッケージ系外へ熱放散ができず、半導体素子109が正常に動作しなくなるという問題が発生する。

【0009】

【発明が解決しようとする課題】そこで、上記の問題を解決するために、上記の銅または銅合金を主成分とする放熱基板を他の合金に代替した半導体素子搭載用プラスチックパッケージが特開平5-211248号公報に開示されている。

【0010】図6は、上記公報によって開示された半導体素子搭載用プラスチックパッケージの断面図である。

【0011】図6を参照して、プラスチックパッケージ本体201はBT(ビスマレイミド-トリアジン)レジンと銅配線から構成されている多層プラスチック基板である。プラスチックパッケージ本体201上には、シリコーン系接着剤207を介在させて、放熱基板203が設けられている。放熱基板203は銅-タングステン、銅-モリブデンおよび銅-タングステン-モリブデンのいずれかを主成分とする複合金属からなる。放熱基板203の下に、エポキシ系接着剤208を介在させて、半導体素子209が設けられている。半導体素子209はエポキシ系接着剤208によって固定されている。半導体素子209はボンディングワイヤ205からプラスチックパッケージ本体201の銅配線を通じて金属製ピン204と電気的に接続されている。半導体素子209を外気に対して気密封止するため、金属製リッド206がプラスチックパッケージ本体201に接するように設け

られている。

【0012】この半導体素子搭載用プラスチックパッケージと図5で示す半導体素子搭載用プラスチックパッケージとの構成の違いは、図6において、放熱基板203が第1放熱基板203aと第2放熱基板203bとから構成されている点である。第1放熱基板203aはプラスチックパッケージ本体201と接合される。また、第2放熱基板203bは半導体素子209と接合される。第1放熱基板203aは銅を95重量%以上含む銅もしくは銅合金または溶浸法により作られた、銅を40~70重量%含む銅-タングステン合金もしくは銅-モリブデン合金を主成分とする。また、第2放熱基板203bは溶浸法により作られた、銅を5~25重量%含む銅-タングステンまたは銅-モリブデン合金を主成分とする。

【0013】このように構成された放熱基板を有する半導体素子搭載用プラスチックパッケージにおいては、第2放熱基板203bの熱膨張係数が $7.0 \times 10^{-6}/^{\circ}\text{C}$ であるのに対して、半導体素子209(たとえばシリコン)の熱膨張係数は $4.2 \times 10^{-6}/^{\circ}\text{C}$ であるので、第2放熱基板203bと半導体素子209の熱膨張差が小さい。そのため、熱膨張差の問題は解決される。

【0014】次に、上記公報に開示された放熱基板203の製造方法について説明する。図7、図8は放熱基板203の製造工程を示す斜視図である。

【0015】図7を参照して、プラスチックパッケージ本体との接合箇所に用いる第1放熱基板203aとなる中空棒体210は銅-モリブデン粉末焼結体であり、銅溶浸時に40重量%の銅を含有するように焼結された多孔体である。半導体素子搭載部に、たとえば用いる第2放熱基板203bとなる平板211はタングステン粉末焼結体であり、銅溶浸時に、たとえば15重量%の銅を含有するように焼結された多孔体である。この平板211を中空棒体210の中に嵌め込み、両方の多孔体を充填するに足る重量の銅板を重ね、水素雰囲気中で1200°Cに加熱し、銅を融解して多孔体の孔に溶浸させる。次に両面を研磨し、外周を所定の形状に加工後ニッケル、金めっきを施す。以上の工程によって、外寸25mm×25mm×3.0mmで、外周部が銅:モリブデン=40:60(重量比)の第1放熱基板203aで、内部が銅:タングステン=15:85(重量比)の第2放熱基板203bからなる放熱基板203を得ることができる。

【0016】以上のように、この放熱基板203の製造工程において、図7、図8で示す接合一体化工程が必要であり、工程の煩雑化による製造コストの上昇は避けられないという問題があった。

【0017】そこで、本発明は、半導体素子の動作時に発生する熱をパッケージ系外に効率よく放散でき、さらに、大型半導体素子を搭載時にも大型半導体素子および

プラスチックパッケージ本体と放熱基板との接合の信頼性を達成し、かつ煩雑な製造工程を必要としない放熱基板付半導体素子搭載用プラスチックパッケージを提供することを目的とする。

【0018】

【課題を解決するための手段】本発明の半導体素子搭載用プラスチックパッケージは、放熱基板と、その放熱基板に接合層を介在して接合される半導体素子を取り囲み、かつ放熱基板に接合層を介在して接合されたプラスチックパッケージ本体とを備え、放熱基板は、銅を25～40重量%含む銅-タングステン合金、銅を25～40重量%含む銅-モリブデン合金および銅を25～40重量%含む銅-モリブデン-タングステン合金からなる群より選ばれた少なくとも1種の合金を含み、半導体素子とプラスチックパッケージ本体とに接合される放熱基板の表面は、0.2～1.5μmの範囲内の中心線平均面粗さ(Ra)を有することを特徴とするものである。

【0019】このように構成された半導体素子搭載用プラスチックパッケージにおいては、半導体素子の動作時に発生した熱は、接合層を経由して放熱基板へ伝わり、放熱基板からパッケージ系外に放散される。また、放熱基板の熱膨張係数は 8.7×10^{-6} ～ 11.1×10^{-6} /°Cであり、半導体素子(たとえばシリコン)の熱膨張係数は 4.2×10^{-6} /°Cである。そのため、放熱基板と半導体素子との熱膨張係数差および放熱基板とプラスチックパッケージ本体との熱膨張係数差が小さいので、半導体素子と放熱基板との接合部およびプラスチックパッケージ本体と放熱基板との接合部の双方で、熱膨張差による応力を緩和することができる。また、放熱基板の中心平均面粗さ(Ra)をRa=0.2～1.5μmの状態に制御することにより、双方の接合部においてアンカー効果によって接合性の向上を図ることができる。

【0020】このように構成された半導体素子搭載用プラスチックパッケージにおいては、平面積が7mm×7mmより大きい半導体素子を搭載できる。

【0021】また、半導体素子が接合される放熱基板の部分の周囲の表面に溝が形成されていてよい。

【0022】また、半導体素子が接合される放熱基板の部分の表面は、プラスチックパッケージ本体が接合される放熱基板の部分の表面から突出していてよい。

【0023】以上のように構成された半導体素子搭載用プラスチックパッケージにおいては、放熱基板とプラスチックパッケージ本体とを接合材により接着するとき、接合材が半導体素子搭載部に流れ出して付着するのを防ぐことができる。

【0024】また、本発明の半導体素子搭載用プラスチックパッケージの製造方法においては、放熱基板として銅を25～40重量%含む銅-タングステン合金、銅を25～40重量%含む銅-モリブデン合金および銅を25～40重量%含む銅-モリブデン-タングステン合金

からなる群より選ばれた少なくとも1種の合金を用いて、半導体素子とプラスチックパッケージ本体とに接合される放熱基板の表面を中心平均面粗さ(Ra)で0.2～1.5μmの状態にした後、接合材を介在させて放熱基板をプラスチックパッケージ本体に接合することを特徴とするものである。

【0025】また、放熱基板の表面を中心平均面粗さ(Ra)で0.2～1.5μmの状態にする工程は、研削またはブラストのいずれで行なわってもよい。

10 【0026】このような半導体素子搭載用プラスチックパッケージの製造方法においては、放熱基板と半導体素子との熱膨張差および放熱基板とプラスチックパッケージ本体との熱膨張差を小さくできる。その結果、放熱基板と半導体素子との接合部およびプラスチックパッケージと放熱基板との接合部の双方で熱膨張差による応力を緩和する半導体素子搭載用プラスチックパッケージを製造することができる。また、研削加工法またはブラスト加工法により中心線平均面粗さ(Ra)でRa=0.2～1.5μmの状態に制御することにより、半導体素子と放熱基板との接合部およびプラスチックパッケージ本体と放熱基板との接合部の双方の接合部において、アンカー効果によってより強固に接合された半導体素子搭載用プラスチックパッケージを製造することができる。また、接合一体化工程という複雑な工程を必要とせず、半導体素子搭載用プラスチックパッケージを製造することができる。

【0027】

【発明の実施の形態】以下、本発明について実施の形態を図面に基づいて説明する。

30 【0028】図1は本発明の1つの実施の形態を示すもので、平板タイプの放熱基板が接合された半導体素子搭載用プラスチックパッケージを示す断面図である。図1を参照して、プラスチックパッケージ本体1は半導体素子9を取り囲むような形状を有する。また、プラスチックパッケージ本体1は絶縁体としてガラス・布にエポキシ等のレジンを含浸させたプラスチックと導体としての銅配線からなる多層プラスチック基板である。半導体素子9を取り囲む部分は大型半導体素子を搭載するため、その平面積が7mm×7mmより大きくなるように、その内寸が形成されている。プラスチックパッケージ本体1上に、接合層7を介在させて放熱基板3が設けられている。接合層7の材料は樹脂でも半田でもよい。放熱基板3は銅を25～40重量%含む銅-タングステン合金、銅を25～40重量%含む銅-モリブデン合金および銅を25～40重量%含む銅-モリブデン-タングステン合金のいずれかからなる。また、半導体素子9およびプラスチックパッケージ本体1と接合する放熱基板3の面の中心線平均面粗さ(Ra)はRa=0.2～1.5μmである。半導体素子9は放熱基板3の下に接合層8を介在させて配置されている。半導体素子9は接合層8に

よって固定されている。金属製ピン4はボンディングワイヤ5からプラスチックパッケージ本体1の銅配線を通じて半導体素子9と電気的に接続されており、半導体素子9への信号の入出力は金属製ピン4を通じて行なわれる。半導体素子9を外気に対して気密封止するため、プラスチックパッケージ本体1と接するように、金属製リッド6が設けられている。

【0029】このように構成された半導体素子搭載用プラスチックパッケージにおいては、半導体素子9と放熱基板3との熱膨張係数差およびプラスチックパッケージ本体1と放熱基板3との熱膨張係数差が小さい。よって、熱膨張差による応力を緩和することができ、剥離を防ぐことができる。

【0030】図2は、放熱基板3と半導体素子9との接合界面の拡大断面を模式的に示す図である。図2を参照して、放熱基板3の中心線平均面粗さ(R_a)は $R_a = 0.2 \sim 1.5 \mu\text{m}$ の状態に制御されている。よって、放熱基板3と半導体素子9との接合部において、アンカー効果による接合性の向上が期待できる。また、放熱基板3とプラスチックパッケージ本体1との接合界面においても同様の効果が期待できる。放熱基板表面の中心線平均面粗さが $R_a > 1.5 \mu\text{m}$ になると、半導体素子搭載時等の熱処理により金めっき部分から発泡するなど品質、信頼性上の問題がある。また、 $R_a < 0.2 \mu\text{m}$ になると、この銅組成では、十分なアンカー効果が得られず、接合性に問題が生じる。さらに、放熱基板3の表面の中心線平均面粗さを $0.2 \sim 1.5 \mu\text{m}$ としても、銅組成が25重量%未満あるいは40重量%を超えた銅-タンクスチタン合金、銅-モリブデン合金および銅-モリブデン-タンクスチタン合金では、半導体素子9と放熱基板3との接合部またはプラスチックパッケージ本体1と放熱基板3との接合部のどちらかで熱サイクルによる素子剥離または接合不良という問題が発生する。

【0031】放熱基板3の形状は図1に示す平板タイプに限定されるものではない。図3に示すように溝13aが、接合される半導体素子19の周りで放熱基板13に形成されてもよい。また、図4に示すように、半導体素子29が接合される放熱基板の部分23aがプラスチックパッケージ本体21が接合される部分23bよりも突出していてもよい。

【0032】また、プラスチックパッケージ本体1の材質についても限定されるものではなく、公知の絶縁体であるガラス・布-エポキシレジン、ガラス・布-ボリイミドレジン、ガラス・布-フッ素レジン、紙フェノールレジン、ガラストリアシンレジンなどからなる絶縁体に銅配線が施されたもの(銅張り積層多層板)でもよい。また、この銅張り積層板に感光レジン(絶縁層)の塗布、露光、現像、ピア用穴あけを施し、続けて銅めっき、配線パターン形成、層間接続を繰返して行なうビルドアップ基板でもよい。

【0033】さらに、プラスチックパッケージ構造についても、上記の多層PGAタイプ(Pin Grid Array Type)に限定されるものではなく、公知の表面実装可能なBGAタイプ(Ball Grid Array Type)、TCPタイプ(Tape Carrier Package Type)等でもよいし、複数の半導体素子を1つのパッケージに搭載するMCM(Multi Chip Module)に適用してもよい。

10 【0034】次に、図1に示す本発明の1つの実施の形態の半導体素子搭載用プラスチックパッケージの製造方法について説明する。

【0035】まず、焼結法または溶浸法により銅を25~40重量%含む銅-タンクスチタン合金、銅-モリブデン合金および銅を25~40重量%含む銅-モリブデン-タンクスチタン合金を製造する。ここで、溶浸法とは、特公平2-31863号公報に示されるタンクスチタンまたはモリブデンの多孔質焼結体中に銅を溶浸させる方法をいう。次に、この合金を機械加工により所定の寸法に

20 加工する。その後、合金の表面を研削加工またはブリスト加工により中心線平均面粗さで $0.2 \sim 1.5 \mu\text{m}$ の状態にし、その表面に所定のめっき処理を施し、放熱基板3が完成する。さらに、公知の製造方法で形成された多層プラスチック基板のプラスチックパッケージ本体1に樹脂または半田を用いて放熱基板3を接合する。このようにして、図1に示す半導体素子搭載用プラスチックパッケージが完成する。このような製造工程においては、図7、図8で示す接合一体化工程などの煩雑な製造工程を省略でき、その結果、製造コストの低減が可能となる。

【0036】
【実施例】図1に示す平板タイプの放熱基板の接合された半導体素子搭載用プラスチックパッケージを作製するために、 $5.0 \text{ mm} \times 5.0 \text{ mm} \times 2 \text{ mm}$ 厚の寸法で、5層構造であり、かつダイアタッチ部(半導体素子搭載部)が $1.5 \text{ mm} \times 1.5 \text{ mm}$ の平面積の開口部を有するプラスチックパッケージ本体1(多層プラスチック基板)をサブトラクティブ法にて製造した。

【0037】一方、平板タイプ放熱基板3の材料として、溶浸法により密度が実質的に100%となるように各種銅組成にて銅-タンクスチタン合金、銅-モリブデン合金および銅を25~40重量%含む銅-モリブデン-タンクスチタン合金を製造した。この合金を $2.5 \text{ mm} \times 2.5 \text{ mm} \times 1 \text{ mm}$ 厚の基板形状に加工した。表1に各種銅組成にて銅-タンクスチタン合金、銅-モリブデン合金および銅-モリブデン-タンクスチタン合金の材料特性を示す。

【0038】

【表1】

組成 (wt%)	密度 (g/cc)	熱膨張係数 (10^{-6} / °C)	熱伝導率 (W/mK)
20Cu-W	15.7	8.3	200
25Cu-W	14.9	9.0	210
30Cu-W	14.3	9.7	220
40Cu-W	13.1	11.1	242
45Cu-W	12.4	11.8	253
20Cu-Mo	9.9	8.0	170
25Cu-Mo	9.8	8.7	186
30Cu-Mo	9.7	9.3	202
40Cu-Mo	9.5	10.5	231
45Cu-Mo	9.4	11.3	245
20Cu-30Mo-W	12.9	8.2	181
25Cu-30Mo-W	12.4	8.9	196
30Cu-30Mo-W	12.0	9.5	210
40Cu-30Mo-W	11.2	10.9	237
45Cu-30Mo-W	10.8	11.6	249

【0039】その後、上述のようにして製造された放熱基板の表面を研削加工またはプラスチック加工により中心線平均面粗さ (R_a) で $0.2 \sim 1.5 \mu\text{m}$ の状態に加工した。ここで、中心線平均面粗さ R_a は、接触式表面粗さ計にて放熱基板の対角線上をトレースすることにより計測した。

【0040】次に、放熱基板3を樹脂または半田でプラスチックパッケージ本体1の底部に接合した。最後に、最終仕上げめっきとして半導体素子搭載用プラスチックパッケージの金属部分の表面にニッケルめっき、および金めっきを施し、プラスチックパッケージを得た。

【0041】上述のようにして得られたプラスチックパッケージの複数個のサンプルについて、①めっき耐熱試験、を実施した後、プラスチックパッケージ本体に各種サイズの正方形の面を有するシリコン半導体素子（厚み

10 0.4 mm ）を銀フィラー入りエポキシ接着剤を介して搭載し、各パッケージの②気密性、③接合性、を観察した。さらに、信頼性評価試験として温度サイクル（ $-65^\circ\text{C} \sim +150^\circ\text{C}$ 、1000サイクル）を実施し、再度②気密性、③接合性を確認した。

【0042】①めっき耐熱性は大気中ヒートブロックで $300^\circ\text{C} \times 1 \text{ min}$ 、加熱し、光学顕微鏡観察により放熱基板のめっき発泡の有無で判定し、無の場合を良好とした。②気密性については、Heガスによるスニーファー方式でリーク速度を調べ、 $1 \times 10^{-9} \text{ atm} \cdot \text{cc} / \text{sec}$ 以下を良好と判断した。③接合性は接合部をSEM (Scanning Electron Microscope)、光学顕微鏡で観察し、剥離の有無で判定した。また、比較のため、従来の銅放熱基板付プラスチックパッケージについても同様に調べた。サンプル1～36の結果について、表2に示す。また、サンプル37～59の結果について表3に示す。

【0043】

【表2】

行 数	粗 成 (wt%)	Ra (μm)	めっき 耐性	測定 半導体 電子子 長出 量 (μm)	気密性		接続部剥離試験	
					試験前	試験後	Pb部 電子部	
							Pb部	電子部
1*	200 α -Pb	0.2	○	7	—	—	無	無
2*	“	1.5	○	7	—	—	有	無
3*	250 α -Pb	0.1	○	7	—	—	無	無
4	“	0.2	○	7	—	—	無	無
5	“	1.5	○	7	—	—	無	無
6*	300 α -Pb	0.1	○	7	—	—	無	無
7	“	0.2	○	7	—	—	無	無
8	“	0.2	○	7	—	—	無	無
9	“	1.5	○	7	—	—	無	無
10	“	1.5	○	7	—	—	無	無
11*	“	1.8	○	7	—	—	無	無
12*	400 α -Pb	0.1	○	7	—	—	無	無
13	“	0.2	○	7	—	—	無	無
14	“	0.2	○	7	—	—	無	無
15	“	1.5	○	7	—	—	無	無
16*	450 α -Pb	0.2	○	7	—	—	無	無
17*	“	1.5	○	7	—	—	無	無
18*	“	1.5	○	7	—	—	無	無
19*	200 α -Mo	0.2	○	7	—	—	無	無
20*	“	1.5	○	7	—	—	無	無
21*	250 α -Mo	0.1	○	7	—	—	無	無
22	“	0.2	○	7	—	—	無	無
23	“	1.5	○	7	—	—	無	無
24*	300 α -Mo	0.1	○	7	—	—	無	無
25	“	0.2	○	7	—	—	無	無
26	“	0.2	○	7	—	—	無	無
27	“	1.5	○	7	—	—	無	無
28	“	1.5	○	7	—	—	無	無
29*	“	1.8	○	7	—	—	無	無
30*	400 α -Mo	0.1	○	7	—	—	無	無
31	“	0.2	○	7	—	—	無	無
32	“	0.2	○	7	—	—	無	無
33	“	1.5	○	7	—	—	無	無
34*	450 α -Mo	0.2	○	7	—	—	無	無
35*	“	1.5	○	7	—	—	無	無
36*	“	1.5	○	7	—	—	無	無

*印は地図を示す。

[0044]

【表3】

番号	組成 (wt%)	Ba (A)	めっき 耐熱性	測定 半導体 素子の 長さ 幅 (mm)	気密性		接続部剥離観察	
					試験前	試験後	試験前	試験後
							プラ部 素子部	プラ部 素子部
37*	200u-30Mn-W	0.2	○	7	×	-	-	-
38*	"	1.5	○	7	×	-	-	-
39*	250u-30Mn-W	0.1	○	7	○	-	-	-
40	"	0.2	○	7	○	○	-	-
41	"	1.5	○	7	○	○	-	-
42*	300u-30Mn-W	0.1	○	7	○	×	-	-
43	"	0.2	○	7	○	○	-	-
44	"	0.2	○	15	○	○	-	-
45	"	1.5	○	7	○	○	-	-
46	"	1.5	○	15	○	○	-	-
47*	"	1.8	×	-	-	○	-	-
48*	400u-30Mn-W	0.1	○	7	○	○	-	-
49	"	0.2	○	7	○	○	-	-
50	"	0.2	○	15	○	○	-	-
51	"	1.5	○	7	○	○	-	-
52*	450u-30Mn-W	0.2	○	7	○	○	-	-
53*	"	1.5	○	7	○	○	-	-
54*	"	1.5	○	15	○	-	-	-
55*	100Cu	0.1	○	5	○	○	無	無
56*	"	0.1	○	7	○	○	無	無
57*	"	0.2	○	7	○	○	無	無
58*	"	1.5	○	7	○	-	無	無
59*	"	1.5	○	15	○	-	無	無

*印は比較例を示す。

【0045】表2、表3中で、「プラ部」とはプラスチックパッケージ本体と放熱基板との接続部、「素子部」とは半導体素子と放熱基板との接続部を示す。また、表2、表3中で「試験前」と「試験後」は信頼性評価試験の前と後の結果を示す。なお、表2、表3中「○」は良好であることを示し、「×」は不良であることを示す。さらに、表2、表3中で、「シリコン半導体素子の長さまたは幅」とは、シリコン半導体素子の正方形の面の一辺の長さを示す。

【図面の簡単な説明】

【図1】本発明の1つの実施の形態に従った半導体素子搭載用プラスチックパッケージの断面図である。

【図2】図1のI-I部分の拡大断面図である。

【図3】本発明の別の局面に従った半導体素子搭載用プラスチックパッケージの断面図である。

【図4】本発明のさらに別の局面に従った半導体素子搭載用プラスチックパッケージの断面図である。

【図5】従来の半導体素子搭載用プラスチックパッケージの断面図である。

【図6】従来の改善された半導体素子搭載用プラスチックパッケージの断面図である。

【図7】図6に示す従来の半導体素子搭載用プラスチックパッケージの放熱基板の製造方法の第1工程を示す斜視図である。

【図8】図6に示す従来の半導体素子搭載用プラスチックパッケージの放熱基板の製造方法の第2工程を示す斜視図である。

【符号の説明】

1, 11, 21 プラスチックパッケージ本体

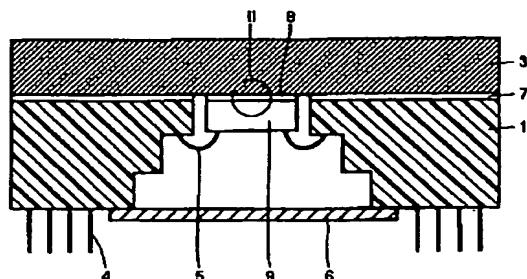
3, 13, 23 放熱基板

7, 17, 27 接合層

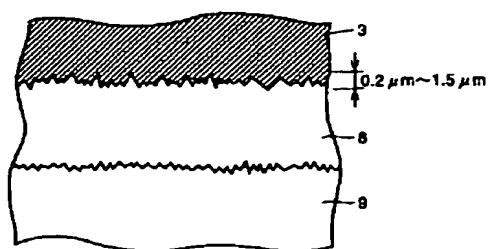
8, 18, 28 接合層

40 9, 19, 29 半導体素子

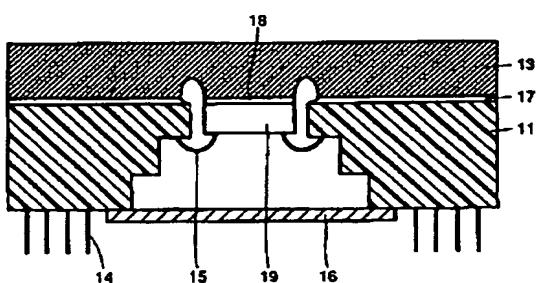
【図1】



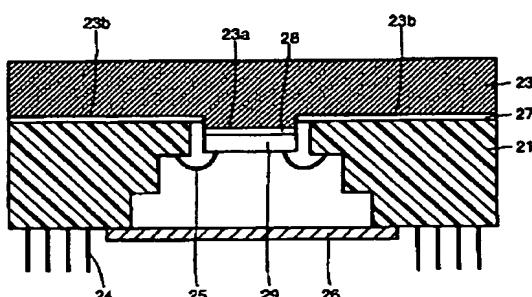
【図2】



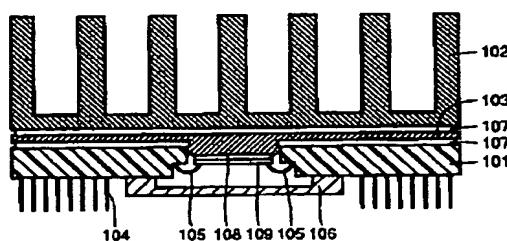
【図3】



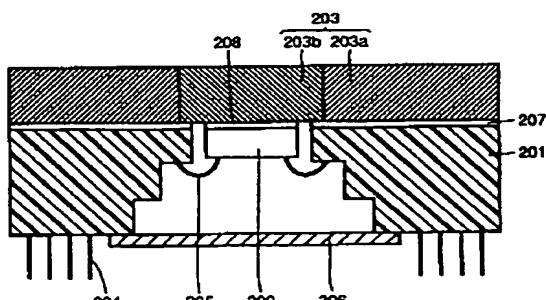
【図4】



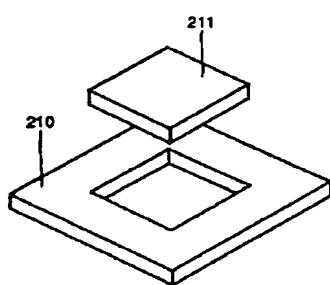
【図5】



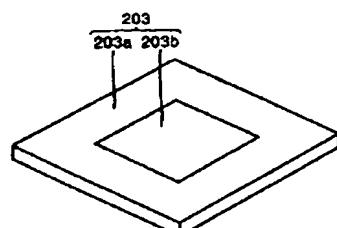
【図6】



【図7】



【図8】



フロントページの続き

(72)発明者 大町 正弘
兵庫県伊丹市昆陽北一丁目1番1号 住友
電気工業株式会社伊丹製作所内